

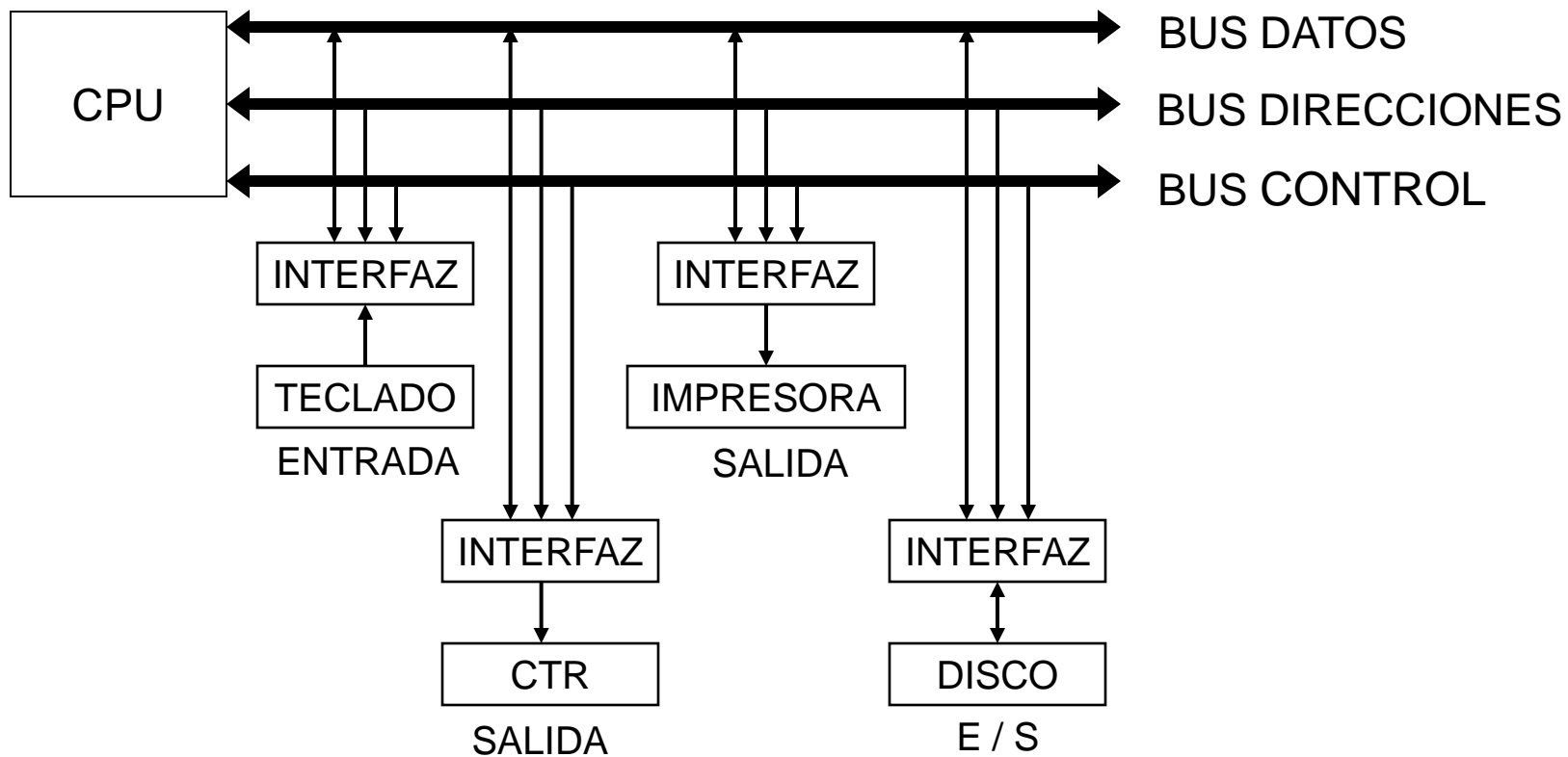
ENTRADA - SALIDA Y COMUNICACIONES

Los dispositivos de E/S conectados en línea reciben el nombre de ***periféricos***.

Los periféricos necesitan enlaces de comunicación para ser conectados con el CPU debido a que tienen ciertas diferencias:

- ⇒ Su forma de operación es diferente y pueden ser dispositivos electromecánicos.
- ⇒ Velocidad de transferencia < CPU.
- ⇒ Código y formato de datos diferente al CPU.
- ⇒ Los modos de operación de los periféricos son diferentes, se debe evitar que se interfieran entre si.

Para resolver las diferencias se incluyen los componentes de Hardware conocidos como “***Interfaz***” (Enlace entre el bus de la computadora y el periférico).



CONEXIÓN DE DISPOSITIVOS DE E/S A LA CPU

Hay tres formas en que los buses externos de la Computadora se comunican con la memoria y E/S:

⇒ E/S mapeada en memoria.

Buses de datos, direcciones y control comunes para memoria y E/S.

⇒ E/S aislada.

Buses de datos y direcciones comunes. Bus de control independiente.

⇒ Canal de datos separado

Incluye un procesador de E/S, que permite tener un canal separado para E/S.

COMUNICACIÓN EN SERIE

En la transferencia en paralelo, cada bit del mensaje tiene una trayectoria propia y el mensaje total se transmite al mismo tiempo.

En la transmisión en serie, cada bit del mensaje se envía en secuencia, uno a la vez.

PARALELO: V => Mas veloz.

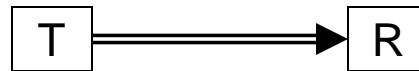
D => Se requieren muchos alambres.

SERIE: D => Mas lenta.

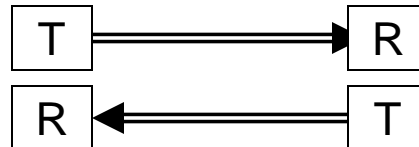
V=> Requiere solo 2 conductores (señal y tierra).

La transmisión en serie se transmite en 3 formas:

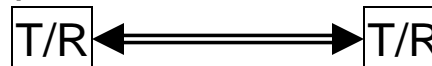
⇒ Simplex: Una sola dirección.



⇒ Semiduplex: Se puede transmitir en ambos sentidos pero solo en uno a la vez.



⇒ Duplex completo (full duplex): Se puede transmitir datos en ambos sentidos simultáneamente.



La transmisión de datos puede ser:

- ⇒ Síncrona.
- ⇒ Asíncrona.

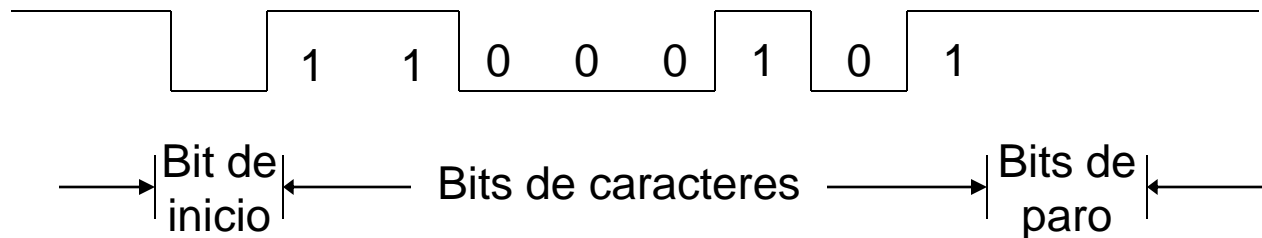
SINCRONA:

Las dos unidades comparten una velocidad de frecuencia de reloj común y los bits se transmiten en forma continua a la velocidad adoptada.

A largas distancias, las unidades son excitadas por un reloj independiente de la misma frecuencia y se envían señales de sincronización periódicamente.

ASINCRONA:

La información se envía solamente cuando esta disponible y la línea se mantiene desocupada cuando no hay información que transmitir.



Las líneas de comunicación, modems y otros equipos que se utilizan en la transmisión de información, reciben el nombre de **“Enlace de datos”**.

La transferencia ordenada se logra por medio de un “*protocolo*”, que es un conjunto de reglas que se siguen para lograr una transferencia ordenada.

Los protocolos se dividen en dos categorías principales:

⇒ Protocolos orientados a caracteres.

⇒ Protocolos orientados a bits.

PROTOCOLO ORIENTADO A CARACTERES

Basado en el código binario de un conjunto de caracteres. Comúnmente ASCII (7 bits + 1 bit de paridad) 128 caracteres (95 gráficos y 33 de control).

Caracteres de control de la comunicación ASCII

Código	Símbolo	Significado	Función
10010110	SYN	Desocupado sincrónico	Establece sincronía
10000001	SOH	Inicio de encabezado	Encabezado mensaje
10000010	STX	Inicio de texto	Precede bloque de texto
00000011	ETX	Fin de texto	Termina bloque de texto
10000100	EOT	Fin de transmisión	Concluye la transmisión
00000110	ACK	Reconocimiento	Reconocimiento positivo
10010101	NAK	Reconocimiento	Reconocimiento negativo
00000101	ENQ	Indagación	Indaga si la terminal está encendida
00010111	ETB	Fin de bloque de transmisión	Fin de bloque de datos
10010000	DLE	Escape de enlace de datos	Carácter control especial

PROTOCOLO ORIENTADO A BITS

Para transmitir información binaria que no es en texto ASCII.
Es independiente del código a utilizar.

Bandera 01111110	Dirección 8 bits	Control 8 bits	Información cualquier numero de bits	Verificación de cuadro 16 bits	Bandera 01111110
---------------------	---------------------	-------------------	--	--------------------------------------	---------------------

Después de un bloque de datos se puede enviar otro y la bandera final del primero puede ser la bandera inicial del segundo.

Para evitar que ocurra una bandera a mitad de un bloque, el protocolo orientado a bits utiliza un método llamado “*Inserción de Ceros*”.

La estación transmisora inserta un \emptyset después de una sucesión de 5 1's continuos.

El receptor siempre elimina un \emptyset que sigue a una sucesión de 5 1's.